



<お知らせ>

2009年9月14日

PREMG09-59

**無料セミナー「PCI Express® Gen3 セミナ (PCI-SIG 会員限定)」を東京で開催**

アジレント・テクノロジー株式会社（社長：海老原 稔、本社：東京都八王子市高倉町9番1号）は、PCI Express® Gen3 を採用した機器の開発者を対象とした無料セミナー「PCI Express® Gen3 セミナ (PCI-SIG 会員限定)」を10月19日（月）に当社 本社・八王子事業所で開催することをお知らせします。このセミナーの参加者80人の募集を本日より開始します。

現在策定が進んでいる、PCI Express Gen3 規格では、データ・レートとして8 Gbps（ギガビット/秒）を採用されることが決まっており、汎用で使用されるインターフェースとしては、最速の仕様となる予定です。このセミナーでは、アジレント・テクノロジーズ・インク デジタルテスト事業部 プロダクト・マーケティング担当であり、かつPCI-SIGのボード・メンバでもあるRick Eadsを講師として迎え、PCI Express Gen3 規格の最新情報と合わせて、その評価手法を紹介します。

このセミナーはPCI-SIG 会員企業の方のみを対象としています。また、このセミナーの受講料は無料ですが、事前登録が必要となります。セミナーの詳細や申し込み方法については、別紙または以下のウェブサイトをご覧ください。

<https://www.apnavi.jp/public/seminar/view/157>

# # #

お客様からのお問い合わせ先（記事掲載時の連絡先もこれでお願ひします）：

計測お客様窓口

電話：0120-421-345

この発表に関する報道関係者各位からのお問い合わせ先：

企画・広報部 関

電話：042-660-8426

## アジレント・テクノロジーについて

アジレント・テクノロジー (NYSE:A) は、コミュニケーション、エレクトロニクス、ライフサイエンス、化学分析市場における世界のプレミア・メジャメント・カンパニーであり、またテクノロジー・リーダーでもあります。18,000名の従業員を擁し、110カ国以上でビジネスを展開しています。アジレントは、2008年度、58億ドルの売上高を達成しました。アジレント・テクノロジーの情報は、以下のウェブサイトをご覧ください。

<http://www.agilent.co.jp>

## 《別紙》

### 『PCI Express® Gen3 세미나 (PCI-SIG会員限定)』概要

- \* 日 時 : 2009年10月19日(月) 午後1時~午後5時  
(午後12時40分受付開始)
- \* 会 場 : アジレント・テクノロジー株式会社 本社・八王子事業所  
(東京都八王子市高倉町9-1、JR八高線 北八王子駅徒歩1分)
- \* 対 象 : PCI Express® Gen3を採用した機器の開発者向け
- \* 受講料 : 無料(事前申込制)
- \* 定 員 : 80人(PCI-SIG会員企業の方限定)
- \* 申込方法 : 以下のウェブサイトからの申し込み  
<https://www.appnavi.jp/public/seminar/view/157>
- \* セミナ概要 :

#### PCI Express Gen3 最新情報アップデート

講師 : アジレント・テクノロジーズ・インク

デジタルテスト事業部 プロダクト・マーケティング & PCI-SIG ボード・メンバ  
Rick Eads

現在、PCI Express Gen3の仕様策定が急ピッチで進んでいます。現時点では、Rev. 0.5が既に発表されていますが、策定が進んでいる Rev. 0.7では、その内容が大きく見直される予定です。このセッションでは、こうしたPCI Express Gen3の規格策定の状況と合わせて、物理層の評価方法に関する最新情報を提供します。

#### Gen3 実現に向けた評価系のチャレンジ

講師 : 当社 電子計測本部 アプリケーション・エンジニアリング部 荒井信隆、里見尚志

PCI Express Gen3仕様ではビット・レートの向上に伴い、物理層電気サブ・ブロックだけでなく、論理サブ・ブロックでも大きな変更が予定されています。当然、動作評価・検証のツールにも従来と異なる、大きなチャレンジがあります。このセッションでは、信号品質評価および論理的動作検証ツールへの要請と、アジレントの取り組みについて紹介します。

#### シミュレーション導入による効率的なPCI Express Gen3 伝送路設計・検証

講師 : 当社 電子計測本部 EDA アプリケーション・エンジニアリング部 講師調整中

PCI ExpressはGen1、2が普及し、いよいよ8GbpsのGen3の時代が始まろうとしています。高速伝送路は”つなげるだけの線”から”高周波部品”とした扱いが必要で、Sパラメータなど高周波特性を正確にタイムドメインに反映可能なツールを活用し、試作前にアイダイアグラム評価を行いながら、伝送路パラメータの最適化を行うデザインフローが求められています。このセッションでは、シグナル・インテグリティ解析に有効なシミュレータ「Agilent アドバンスドデザインシステム(ADS)」に装備されている、PCI Express Gen3対応のデザイン・ガイドを用い、いかに効率的に伝送路解析および伝送路パラメータなどの最適化が行えるかについて、デモを交えて紹介します。

以上